

計算機の歴史の研究の現状*

大駒 誠 一†

慶應義塾大学理工学部管理工学科

計算機の出現から半世紀以上経ち、世界的に計算機の歴史を正しく見直すこと、さらに、古い計算機をハードウェア的あるいはソフトウェア的に復元する機運が高まっている。現在では、History of Computing の専門雑誌もあり、その国際会議は何回も開かれた。また、わが国でも 1996 年に同様の趣旨のシンポジウムが開かれたし、いくつかの初期の計算機がソフトウェア的に復元されている。

1 初期の世界の計算機

計算機が出現して半世紀以上経過し、その歴史を正しく記録すること、その機械を復元する機運が高まっている。専門の雑誌 (IEEE Annals of the History of Computing) もあり、1998 年 8 月には国際会議 ICHC(International Conference on the History of Computing) がドイツの Paderborn 市で開かれた。さらに、インターネット上には、それぞれ、読み切れないほどの History of Computing に関する情報があふれている。かつては電子計算機は ENIAC をもって、ストアッド・プログラムの計算機は EDSAC をもって嚆矢とするのが通説であったが、現在ではそれぞれ、ABC マシン、マンチェスター Mark1 に改められている (表 1)。

1.1 階差エンジン、解析エンジン (幻の計算機)

英国のバベジ (Charles Babbage, 1791~1871) は階差エンジン (Difference Engine) と解析エンジン (Analytical Engine) を設計したが、自身では完成できなかった。階差エンジンには、第一階差エンジンと第二階差エンジンとあり、第二階差エンジンは設計図だけで制作に着手はされなかった。第一階差エンジンは約 10 年の歳月と 17,000 ポンドの巨費をつぎ込んだが完成せず、1834 年開発は中止された。しかし、打ち切り直前の 1833 年に演算部分のみ 7 分の 1 の規模の機械は完成させ、これは完璧に作動

した。その後、1854 年スウェーデンの印刷業者のシュウツ親子が第一階差エンジンを完成させた。バベジの設計とは細部でいろいろ異なるところはあったものの、印刷機構を備えたまぎれもない階差エンジンであった。この機械は 10 進 14 桁で第 4 階差まで計算でき、結果の数値は 8 桁印刷できた。1 時間に 120 行分の数値が計算できたという。さらにバベジの存命中、1863 年に英国国内でもこれと同じ複製が作られ、生命表や土木用の数表作成に実際に利用されて、階差エンジンの有用性は証明された。

1991 年になって、第二階差エンジンは英国の科学博物館が約 750,000 ポンドを投じて完成させた。

バベジはさらに巨大な蒸気機関で駆動する解析エンジンの作製にとりかかったが完成にいたらず、未完成部品が残っているのみである。解析エンジンはカードによりプログラムが供給できるようになっていて、このプログラムに関し英国の放浪の詩人バイロン卿 (George Gordon, Lord Byron, 1788~1824) の娘エイダ (Aida Augusta, Countess Lovelace, 1815~1852) がバベジに協力したとされ、最初のプログラムと言われている。

1.2 Z1, Z3 (最初のプログラマブル・計算機)

Z1, Z3 はドイツで計算機の父と言われているツェー (Konrad Zuse, 1910~1995) が作製した。Z1 は 1938 年純機械式で一応完成したものの満足に動かなかった。1941 年リレーを使って Z1 とほとんど同じ機構の Z3 を実現した。プログラムは使用済みの映画フィルムから供給し、計算には 2 進 22 ビツ

*The Recent Researches on the History of Computing

†Seiichi Okoma, The Administration Engineering Department of the Faculty of Science and Technology Keio University

(C) 大駒誠一

トの浮動小数点表数を使用していた。ツェーは1945年から1946年にかけて、ロジック・プログラミングのアイデアを含むアルゴリズム的なプログラミング言語の前身 Plankalkül を提案している。Z1 は1980年にツェー自身が復元し現在ベルリンの交通と技術の博物館 (Museum für Verkehr und Technik) にある。

1.3 ABC (Atanasoff-Berry Computer) (最初の電子計算機)

ABC は米国アイオワ州立大学教授アタナソフ (John V. Atanasoff, 1903~) が大学院生ベリイ (Clifford E. Berry, 1918~) の協力を得て、1939年~1942年にかけて作製した。真空管式の最初の電子計算機となった。連立方程式専用機でプログラマブルではない。1語2進50ビットで、演算素子は真空管、回転ドラム上に置いたメモリは再生保持方式によるコンデンサーで30語分あった。29元連立方程式が解けるように設計され、30の計算が並行して実行できるようになっていたが、第二次世界大戦が激しくなり開発は打ち切られた。部分的には作動したが完成したとはいえない。現物はスクラップにされ残ってはず、わずかにメモリ用ドラムがアイオワ州立大学に保管されている。1975年10月19日ミネアポリス連邦地方裁判所においてENIACの基本特許を無効とする判決が下され、結果的にABCが世界最初の電子計算機として認定された。1997年アイオワ州立大学でABCを復元した。

1.4 Colossus (暗号解読機)

第二次世界大戦中 Colossus は英国の Bletchley Park においてドイツ軍の暗号解読用に1943年3月設計開始、1943年12月1号機が完成した。チューリング (Alan Turing 1912~1954) がこの暗号解読プロジェクトの参画した。人手で1週間かかる解読が1時間に短縮されたという。終戦までに10台作製され、6,300万字のドイツの暗号文を解読した。紙テープは5,000字/秒のスピードで5単位の紙テープを読み、1字あたりの5ビット毎に並行して100回のブール演算を行なった。ストアド・プログラムではなく、hard wired and switch programmed であった。この Colossus の存在は長く極秘とされ、戦後すべて完全に解体され、設計図も消却処分された。1981年になって、ようやく秘密が公開されその存在があきらかとなり、Bletchley Park の Anthony E.

Sale が再建に動きだし、8枚の写真とエンジニアが隠し持っていたいくらかの配線図が見つかった。現在復元された機械は元の Colossus と90%は合っているだろうと言われている。現在、Bletchley Park の博物館で隔週末に実演を公開している。

1.5 Harvard Mark 1 / ASCC

Harvard Mark 1 はIBMの協力を得て、エイケン (Howard H. Aiken, 1900~1973) が作製した。真空管とリレーを使い、プログラムは紙テープから供給した。ASCC (Automatic Sequence Controlled Calculator) とも呼ばれ、本格的な実用自動計算機であり、完成後14年間も使われた。

1.6 ENIAC

ENIAC (Electronic Numerical Integrator and Computer) は米国ペンシルバニア大学ムーアスクールにおいて、モークリ (John W. Mauchly, 1907~1908) とエッカート (J. Presper Eckert, 1919~) が軍の支援を得て50万ドルの巨費をもって1946年2月に完成させた。真空管を18,000本も使う30トンもの巨大計算機であった。主として弾道計算用でプログラムはパッチボードで組んだ。1996年ワンチップENIACが作製された (EN5)。

1.7 Baby, Manchester Mark 1 (最初のストアド・プログラム計算機 SSEM)

Small-Scale Experimental Machine (SSEM) あるいは Baby は英国のマンチェスター大学で作製され、1948年6月21日最初のプログラムが動いた。世界最初のストアド・プログラム計算機の誕生である。Manchester mark 1 とも呼ばれた。これは何回も改造され、Ferranti 社から Ferranti Mark 1 という名前で1951年2月世界最初の商用マシンとして出荷された。1997年末、復元機が作製された (BM2)。

1.8 EDSAC

EDSAC は英国ケンブリッジ大学のウィルクス (Maurice V. Wilkes) 等が1949年に作製した電子的なストアド・プログラム方式の紛れもない近代的な計算機である。演算素子には真空管、記憶装置には水銀遅延線を用い、1語は35ビットで512語の記憶容量があった。1958年これを改良したEDSAC 2ができた。インターネットでソフトウェアによる複製を見ることができる (ED4)。

表1 初期の世界の計算機

	Z1, Z3	ABC	COLOSSUS	Harvard-Mark1/ASCC	ENIAC	Manchester Mark 1/Baby/SSEM	EDSAC
開発開始時期		1939年	1943年3月	1939年	1943年6月		1947年春
完成時期	1938年(Z1) 1941年(Z3)		1944年12月	1944年	1945年12月	1948年6月	1949年5月
終了時期		1942年		1958年			
演算素子	機械(Z1) リレー(Z3)	真空管	真空管 1,500本(1号機) 2,400本(2号機以降)	真空管 12,500本、 リレー 20,000個以上	真空管 18,000本 リレー 1,500個		真空管 3,000本
語長	2進浮動小数点	2進50ビット		10進23桁	10進10桁+符号	2進40ビット	17ビット(短語) 35ビット(長語)
記憶装置	64語	再生保持方式によるコンデンサ ー30語		72語		128語RAM磁気ドラム(1,800RPM) 4,096語	水銀遅延線 1024(短語)、 512語(長語)、
入力	8単位映画用フィルム	カード	紙テープ(5000字/秒)	紙テープ読取装置 4台	カード読み取り装置	紙テープ	紙テープ読み取り装置
出力		カード		カードパンチ 電動タイプライター	カードパンチ	紙テープ	
加減算	0.5s(加算)Z3 1s(減算)Z3	0.06回/秒		0.3s	0.2ms	1.8ms	
乗除算	3s(乗算)Z3 3.3s(除算)Z3 4s(開平)Z3			3~6s(乗算) 15.3s(除算)	3ms(乗算) 30ms(除算)		
クロックハルス	5.33Hz(Z3)				100KHz		
備考	最初のプログラムマ ブル計算機	連立方程式専用	暗号解読専用	ストアード・プログラムでは ないが本格的な実用計算機	ほぼ弾道計算用	最初のストアードプログラム 計算機	電子的、ストアード・プログラム方式の本格的な実用計算機

2 初期の日本の計算機

1950年代に入り、欧米に遅れること約10年わが国でも大学、研究所、メーカーにより計算機の研究が始まり、まず、1953年3月電気試験所においてリレーを使った初めてのプログラマブル計算機 ETL-Mark1 が試作され、続いて、1954年10月富士通で同じくリレーによる FACOM100 が完成してプログラマブル計算機が実用化された。さらに、1956年に日本最初のストアド・プログラム方式の電子計算機 FUJIC が完成、その後続々と新計算機が登場して日本の計算機時代の幕開けとなった。当時、演算素子として、リレー、真空管、パラメトロン、トランジスタなど、記憶装置として、光学ガラス超音波遅延素子、水銀遅延線、ブラウン管、磁気ドラム、磁気コアなど、さらに各種入出力装置、ハードウェア、ソフトウェアのさまざまな素子やアイデアが研究され、今日のわが国のエレクトロニクス発展の礎となった。

以下に、商用に作製されたものを除き、1950年代後半にそれぞれ1台だけ作られた計算機についてごく簡単に紹介する(表2)。このうち6機種についてはソフトウェア・シミュレータが作製され、インターネット上に公開されている(JG3,JG5,JG9)。

2.1 ETL-Mark2

1953年3月 ETL-Mark1 の試作を経て、1955年電気試験所(電総研の前身)の駒宮安男、末包良太等が開発、演算素子も記憶装置も電気機械式すなわちリレーによるプログラマブル計算機 ETL-Mark2 が完成した。プログラムは6台の紙テープ読み取り装置から供給し、2進浮動小数点演算を行なう当時としては大型の計算機であった。安定して作動し、完成後十年ほど使われた。当時、真空管は不安定であり、トランジスタはまだ実用の域に達していず、リレーの選択は妥当であったといえよう。20,000個以上のリレーを使い、ハンダ付けの総数は80万箇所におよんだ(MK2)。

2.2 FUJIC

FUJIC は富士写真フィルム株式会社の岡崎文次が主としてレンズの設計計算用にほとんど独力で開発、1956年3月に完成させた。機械式あるいは電気機械式でない最初のエレクトロニック・コンピュータすなわち電子計算機で、かつ、最初のストアド・プログラム方式の計算機の誕生となった。演算素子

には真空管、メモリには水銀遅延線を使用し、1語33ビット2進固定小数点のみの演算であった。3アドレス方式を採用し、命令はわずか17種類だけで、ゼロテストもシフトもなかった。1959年早稲田大学に寄贈され、現在は上野の国立科学博物館が保管している。

2.3 ETL-Mark3

ETL-Mark3 は1956年7月電気試験所の高橋茂等により最初のトランジスタ計算機として試験用に開発された。記憶装置は光学ガラス超音波遅延素子を使い、1語16ビットで2進固定小数点演算の1アドレス命令であった。しかし、使用した点接触型のトランジスタはきわめて不安定で、本格的に計算機として使用されることはなく、これ以降、点接触型のトランジスタは計算機に使われることはなかった。

2.4 MUSASINO-1/M-1

MUSASINO-1 は最初のパラメトロン計算機で NTT 武蔵野通研で作成されたのでこの名前がつけられ、M-1とも呼ばれた。米国イリノイ大学の ILLIAC I とプログラム・ライブラリを共有するために、命令セットを ILLIAC I と完全に含むようにし、さらに、いくつかの ILLIAC I にない命令をつけ加えた。しかし、この追加命令がわざわざして、ILLIAC I では冗長のビットが MUSASINO-1 では冗長でなくなり、ILLIAC I のプログラムにこの冗長ビットを巧みに使用しているものが多かったので、ほとんどの ILLIAC I のプログラムはそのままでは MUSASINO-1 では動かず、手作業による書き換えが必要であった。

2.5 ETL-Mark4

ETL-Mark4 は ETL-Mark3 の試作の後、電気試験所の高橋茂等が開発、記憶装置に磁気ドラム、演算素子に接合型トランジスタを用い1957年11月に完成した。1語は10進5桁と符号で、磁気ドラムの記憶容量は1000語であった。演算は固定小数点演算のみである。その後、これをモデルとした計算機がたくさん作られた。二年後 ETL-Mark4a に変身した。

2.6 PC-1

PC-1 は東京大学の高橋秀俊研究室で開発、1958

年3月完成した。演算素子はパラメトロン、メモリは磁気コアであった。1語は18ビットで、メモリの容量は512語である。1語18ビットを短語、これを2語つないだ36ビットを長語といい、そのいずれでも演算できた。EDSACをモデルにしたとされているが、EDSACとプログラムの互換性はなく、そのアーキテクチャや命令体系はずっと洗練されていて、使いやすいものになっている。このインシヤル・オーダーR0(記号で書かれたソース・プログラムを2進数に変換しながら読み込む68語のプログラム)はプログラム史上の最高傑作といえよう(P4,P5,P12)。

PC-1は1972年にスクラップにされ現在何も残っていないが、この後継機のPC-2の一部は上野の国立科学博物館が所蔵している。

2.7 TAC

TAC(Todai Automatic Computer)は1959年東芝の協力により東大で作製された。EDSACのプログラムがそのまま利用できるように、語のビット構成、命令セットはEDSACと同じとしたが、さらに、EDSACの初期バージョンよりは除算命令、浮動小数点演算、B-レジスタ(インデックスレジスタ)などが追加され、EDSAC第2版に近いものになっている。開発開始から完成まで足掛け9年もかかったのは、7,000本もの真空管の調整というよりは、ブラウン管記憶装置の調整に手間取ったからである(T7)。以降、ブラウン管が計算機のメモリとして使われることはなかった。

2.8 K-1

K-1は慶應義塾創立百年記念事業の一環として計画され、慶應義塾大学工学部の北川節等により1958年7月設計着手、1959年6月稼動を始めた。Keio Centennial Computer 略してKCCとも呼ばれた。当時の通産省電気試験所のいわゆるETL-Mark4型の計算機をモデルとした10進数計算機である。トランジスタを主要素子とし、1アドレスとしても1+1アドレスとしても使用できた。しかし、IBM650のSOAP2のような優れた番地割付け機能を持つアセンブラがなかったので1+1アドレス方式をそれほど有効に使うことはなかった。また、後に磁気コアメモリが追加されたこともあって、巧妙な番地割付けが不要になったこともある。浮動小数点演算機構を備え、文字は英大文字の他、カタカナも使用でき

た。現物は現在慶應義塾大学理工学部で保管している。

2.9 ETL-Mark4A

ETL-Mark4Aは、トランジスタ計算機ETL-Mark4を改造したもので、語長が10進5桁+符号だったものを10進7桁+符号に拡張し、メモリは磁気ドラム1000語に加えて磁気コア1000語を増設した。さらに、インデックス・レジスタをつけ、文字データをあつかえるようにした。この改造は1959年8月に完了し、その当時、PC-2(東京大学、1960年)が出現するまで国産機中最高速の計算機であった。ETL-Mark4A本体は現在上野の国立科学博物館で保管している。

2.10 大阪大学計算機

大阪大学計算機の開発は1953年大阪大学の城憲三、牧之内三郎、安井裕等により始まったが完成にはいたらず、1959年に開発が打ち切られた。当時としては最高速の1MHzのクロックパルスであったが、完成に近づいた頃すでに市販の計算機が使えるようになり、開発の継続が断念された。

2.11 その他

東北大学、京都大学でも計算機が作られたが、目下のところ資料未入手につきコメントできず。

2.12 シミュレータ

筆者はこれまでにETL-Mark2, FUJIC, ETL-Mark4, PC-1, ETL-Mark4a, K-1の6機種種の計算機のソフトウェア・シミュレータを作製し、その資料やプログラムなどはインターネットのwwwで公開している。シミュレータ・プログラムはC言語で書いてあり、UNIXおよびMS-DOSの上で実行可能で、日本の古い計算機のプログラムをそのまま実行して試すことができるようになっている。そのホームページアドレスは、

日本語版、

<http://www.comp.ae.keio.ac.jp/pub/fukkoku/>
英語版、

<http://www.comp.ae.keio.ac.jp/pub/simulator/>
である。ただ、これらはいずれも今のところ未完成であり、少しずつ改善を続けている。また、上記6機種以外のソフトウェア・シミュレータも順次手掛けたいと考え、資料を収集中である。

表 2 初期の日本の計算機

	ETL-Mark2	FUJIC	ETL-Mark3	MUSASINO-1	ETL-Mark4
開発開始時期	1953年頃	1949年3月	1954年11月	1953年	1956年10月
完成時期	1955年秋	1956年3月	1956年7月	1957年3月	1957年11月
終了時期	1965年頃				1959年8月
演算素子	リレー 22,253個	真空管約1,700本	トランジスタ130個 Geダイオード1,800個	パラメトロン5,400 真空管519本	トランジスタ470個 ダイオード4,600個
語長	2進固定42ビット	2進固定33ビット	2進16ビット	2進40ビット 2命令/語	10進5桁+符号
記憶装置	リレー200語 リレーROM250語	水銀遅延線255語	光学ガラス超音波遅延 素子128語 アクセス時間0.2ms	磁気コア256語	磁気ドラム1,000語
入力	60単位紙テープ 読み取り装置6台	手作りカード読み取り装置 (2枚/秒、12命令またはデータ/秒)	機械式紙テープ読み取り 装置(10字/秒)	光学式紙テープ読み取り 装置(200字/秒)	光学式紙テープ読み取り 装置
出力	60単位紙テープ パンチ6台	電動タイプライタ(10字/秒)	プリンタ(8字/秒)	紙テープパンチ(10字/秒)	紙テープパンチ
加減算	0.11s(固定) 0.2s(浮動)	0.1ms	0.56ms	1.35ms	3.4ms
乗除算	0.14~1.39s(浮動)	1.6ms(乗算) 2.1ms(除算)	0.768ms(乗算)	6.8ms(乗算) 26.1ms(除算)	4.8ms(乗算) 6.4ms(除算)
クロック パルス		30KHz(演算装置) 1,080KHz(記憶装置)	1MHz	6KHz~25KHz	180KHz

表2 初期の日本の計算機 (続き)

	PC-1	TAC	K-1	ETL-Mark4a	大阪大学計算機
開発開始時期	1957年9月	1951年	1958年7月		1953年
完成時期	1958年3月	1959年1月	1959年6月	1959年8月	
終了時期	1964年5月	1962年7月			1959年
演算素子	パラメトロン 4,200個	真空管 7,000本 ダイオード 3,000本	トランジスタ 900個 ダイオード 11,500個	トランジスタ 470個 ダイオード 4,600個	真空管 1,500本 ダイオード 4,000個
語長	2進 18ビット(短語)、 36ビット(長語)	2進固定 17ビット(短語) 35ビット(長語) 70ビット(浮動小数点)	10進 11桁+符号	10進 7桁+符号	2進 40ビット 2命令/語
記憶装置	磁気コア 512語(短語) 256語(長語)	ブラウン管 16台	磁気ドラム 1,200語 磁気コア 1,000語	磁気ドラム 1,000語 磁気コア 1,000語	光学ガラス超音波遅延 素子 512語
入力	光学紙テープリーダー	紙テープ読み取り装置	光学式紙テープ読み取り装置	光学式紙テープ読み取り装置	紙テープ読み取り装置
出力	テレタイプ(5字/秒)	電動タイプライタ紙テープパンチ	電動タイプライタ 紙テープパンチ	電動タイプライタ 紙テープパンチ	紙テープパンチ
加減算	0.4ms	0.48ms	0.36ms	4.2ms(ドラム) 0.24ms(コア)	0.04ms
乗除算	1.6ms(短語) 4.4ms(長語)	5.04ms(乗算) 9.84ms(除算)	5.5ms	7.2ms(ドラム) 3.40ms(コア)	1.6ms(乗算) 除算命令なし
クロック パルス	15KHz	330KHz	200KHz		1MHz

3 参考文献

原本またはコピーを入手できた参考文献のみをあげる。当然、この他に参考文献はたくさんある。
*印は1999年中に発行されるICHHC(International conference on the History of Computing)の報告集に掲載が予定されているものである。タイトル、書名は多少変更があるかもしれない。

• 世界全般 (WG)

WG1) Brian Randell 著, 高浜忠彦訳: チューリングとデジタル計算機の起源, bit, Vol.6, No.1, 共立出版(1974).

WG2) ハーマン H. ゴールドスタイン著, 末包良太, 米口肇, 犬伏茂之訳: 計算機の歴史 パスカルからノイマンまで, 共立出版(1979).

WG3) The office of Charles and Ray Eames 著, 山本敦子訳, 和田英一監訳: 計算機創造の軌跡, アスキー(1994).

WG4) Raul Rojas: Who invented the computer? The debate from the viewpoint of computer architecture, Proceedings of Symposia in Applied Mathematics Vol.48, pp.361-365(1994).

WG5) J.A.N. Lee: Computer Pioneers, IEEE Computer Society Press(1995).

• Deference Engine, Analytical Engine(B)

B1) 赤木昭夫: チャールズ・バベジ 1 階差機関と諸国民の富, チャールズ・バベジ 2 階差機関から解析機関へ, チャールズ・バベジ 3 協力者ラブレス夫人, bit, Vol.2, No.4, No.5, No.6, 共立出版(1970).

B2) Doron Swade: Charles Babbage and his Calculating Engines, Science Museum, London(1991).

B3) Christian Eder, Werner Freihofner, Kahr Fröschl, Christa Nowshad: Charles Babbage Eine Geschichte aus der Geschichte des Computers, Museum Industrielle Arbeitswelt(Austria)(1994).

B4) 新戸雅章: バベッジのコンピュータ, 筑摩書房(1996).

• Z1, Z3(Z)

Z1) Pressabteilung ZUSE KG: ZUSE 25 Jahre Entwicklung programmgesteuerter Rechenanlagen(1961).

Z2) F.L. Bauer, H. Wössner, The "Plankalkül" of Konrad Zuse A Forerunner of Today's Pro-

gramming languages, Communications of the ACM, Vol.15, No.7, pp.678-685(1972).

Z3) Konrad Zuse: Der Computer mein Lebenswerk, Springer-Verlag(1993).

Z4) Konrad Zuse: The Computer-my Life(Z2の英語版) Springer-Verlag(1993).

Z5) Raul. Rojas: Konrad Zuse's Legacy, The Architecture of the Z1 and Z3, IEEE Annals of the History of Computing, Vol.19, No.2, pp.5-16(1997).

Z6) Wolfgang K. Giloi, Konrad Zuse's Plankalkül: The First High-Level, "non von Neumann" Programming language IEEE Annals of the History of Computing, Vol.19, No.2, pp.17-24(1997).

Z7) Zygmunt Drazek, Joachim Frahm, H. Flessner, Tadeusz Wierzbicki: Beiträge zum Werk von Konrad Zuse, Universität Stettin, Poland(1997).

Z8) R. Rojas(ed.), Die Rechenmaschinen von Konrad Zuse, Springer-Verlag(1998).

*Z9) Raul Rojas: Konrad Zuse's Legacy - The Architecture of the Z1 and Z3, The Proceedings of the International Conference on the History of Computing(1999).

*Z10) Raul Rojas: How to Make Zuse's Z3 a Universal Computer, The Proceedings of the International Conference on the History of Computing(1999).

*Z11) Ambros P. Speiser: Konrad Zuse's Z4: Architecture, Programming, modification as effected in 1950, operational experience at ETH Zürich, The Proceedings of the International Conference on the History of Computing(1999).

• ABC machine(A)

A1) John V. Atanasoff: Advent of Electronical Digital Computing, Annals of the History of Computing, Vol.6, No.3, pp.229-282(1984).

A2) A.R. マッキントッシュ: コンピュータの真の発明者アタナソフ, サイエンス 1988年10月号, 日経サイエンス社, (1988).

A3) Clark R. Mollenhoff: Atanasoff Forgotten Father of the Computer, Iowa State University Press(1988).

*A4) John Gustafson: Reconstruction of the Atanasoff-Berry Computer, The Proceedings of

the International Conference on the History of Computing(1999).

• Colossus(C)

C1) 赤木昭夫「コロサス 世界最初の電算機」bit, Vol.9, No.8, 共立出版(1977).

*C2) Anthony E. Sale: The Colossus of Bletchley Park - The German Cipher System, The Proceedings of the International Conference on the History of Computing(1999).

• Harvard Mark 1(H)

*H1) Bernard Cohen: Howard Aiken and the Dawn of the Computing Age, The Proceedings of the International Conference on the History of Computing(1999).

• ENIAC(EN)

EN1) W. Barkley Fritz: ENIAC - A Problem Solver, IEEE Annals of the History of Computing, Vol.16, No.1, pp.25-45(1994).

EN2) Dilys Winegrad: Celebrating The Birth Of Modern Computing: The Fiftieth Anniversary of a Discovery At The Moore School of Engineering of the University of Pennsylvania, IEEE Annals of the History of Computing, Vol.18, No.1, pp.5-9(1996).

EN3) David Alan Grier: The ENIAC the Verb "to program" and the Emergence of Digital Computing, IEEE Annals of the History of Computing, Vol.18, No.1, pp.51-55(1996).

EN4) H.H. Goldstine, Adele Goldstine: The Electronic Numerical Integrator and Computer(ENIAC), IEEE Annals of the History of Computing, Vol.18, No.1, pp.10-24(1996).

*EN5) Jan Van der Spiegel, James F. Tau, Titimaea F. Ala'ilima, Lin Ping Ang: The ENIAC History, Operation and Reconstruction in VLSI, The Proceedings of the International Conference on the History of Computing(1999).

• Baby, Manchester Mark 1(BM)

BM1) Tom Kilburn: The First Stored-Programmed Computer, The Proceedings of the International Conference on the History of Computing(1999).

*BM2) Chris Burton: Rebuilding the Small-Scale

Experimental Machine Mark I, The Proceedings of the International Conference on the History of Computing(1999).

• EDSAC(ED)

ED1) 和田英一: EDSAC のイニシアル・オーダー, bit, Vol.4, No.5, pp.381-389(1972).

ED2) Maurice V. Wilkes, David J. Wheeler, Stanly Gill: The Preparation of Programs for Electronic Digital Computer, with special reference to the use of a library of subroutines, Tomash Publishers(1982), (1951年 Addison-Wesley Press 発行の初版本の reprint 版).

ED3) Maurice V. Wilkes: Arithmetic on the EDSAC, IEEE Annals of the History of Computing, Vol.19, No.1, pp.13-15(1997).

*ED4) Martin Campbell-Kelly: The EDSAC Simulator, The Proceedings of the International Conference on the History of Computing(1999).

• 日本全般(JG)

JG1) 前田憲一: 自動計算機の展望, 電気通信学会雑誌, Vol.40, No.6, pp.709-712(1957).

JG2) 喜安善一: わが国電子計算機の変遷—わが国計算機の黎明期—, bit, Vol.3, No.9, pp.815-819(1971).

JG3) 大駒誠一: 日本の揺籃期のコンピュータのソフトウェア的復刻, 第37回情報処理学会プログラミング・シンポジウム報告集, 情報処理学会, Vol.37(1996).

JG4) 高橋茂: コンピュータクロニクル, オーム社(1996).

JG5) 大駒誠一: 日本の揺籃期のコンピュータのソフトウェア的復刻その2, 夏のプログラミング・シンポジウム「コンピューティングの歴史」報告集, 情報処理学会プログラミング・シンポジウム委員会, (1996).

JG6) 遠藤諭: 計算機屋かく戦えり, アスキー(1996).

JG7) 情報処理学会歴史特別委員会編: 日本のコンピュータの歴史, オーム社(1985).

JG8) 情報処理学会歴史特別委員会編: 日本のコンピュータ発達史, オーム社(1998).

*JG9) Seiichi Okoma: The first Japanese Computers and their Software Simulators, The Proceedings of the International Conference on the History of Computing(1999).

• ETL-Mark2(MK)

MK1) 駒宮安男: 継電器式計数型自動計算機, 電気学会雑誌, 昭和 29 年 11 月, Vol.74, No.794, pp1401-1422(1954).

MK2) 駒宮安男: 電気試験所継電器式計数型自動計算機 E.T.L. Mark II, 電気雑誌 OHM 昭和 30 年 11 月 pp105-125(1955).

MK3) 末包良太: 継電器式計数型自動計算機の計算計画法 (E.T.L. Mark II をめぐって), 電気雑誌 OHM, 昭和 30 年 11 月, pp.126-137(1955).

MK4) Mochinori Goto, Yasuo Komamiya, Ryouta Suekane, Masahide Takagi, Shigeru Kuwabara: Theory and Structure of the Automatic Relay Computer E.T.L. Mark II, Researches of Electrical Laboratory, No.556(1956).

MK5) 藤中恵: E.T.L. Mark II の運転状況, 第 2 回 PC セミナーテキスト S1, 日本科学技術連盟 (1956).

MK6) 駒宮安男: 継電器式計数形自動計算機 (E.T.L. Mark II), 電気通信学会雑誌, Vol.40, No.6, pp.712-715 (1957).

MK7) 藤中恵: E.T.L. Mark II による常微分方程式の計算, 第 3 回 CP セミナーテキスト, B7-3, 日本科学技術連盟 (1957).

MK8) 藤中恵, 森口繁一: E.T.L. Mark II の基本プログラミング, 第 1 回 CP 短期セミナーテキスト A1-1, 日本科学技術連盟 (1958).

MK9) 森口繁一: E.T.L. Mark II の命令コード, 第 1 回 PC 短期セミナーテキスト A1-2 日本科学技術連盟 (1958).

MK10) 藤中恵: E.T.L. Mark II による Fourier 分解と合成, 第 1 回 CP セミナーテキスト B3, 日本科学技術連盟 (1958).

MK11) 著者不明: E.T.L. Mark II による数値解析, Vol.1, 連立一次方程式の解法, 電気試験所数学研究室, 発行年不明.

MK12) 駒宮安男: わが国最初のコンピュータ — ETL Mark I・II の思い出 —, bit, Vol.3, No.11, pp.1033-1038(1971).

MK13) 駒宮安男: リレー計算機 ETL Mark I, Mark II, 情報処理 Vol.17, No.6, pp.513-520(1976).

• FUJIC(F)

F1) 岡崎文次: 数字式電子計算機, 富士写真フィルム研究報告, No.2, pp.55-82(1954).

F2) 岡崎文次: 電子計算機 FUJIC とその計算例, 電気通信学会雑誌, Vol.40, No.6, pp.722-725 (1957).

F3) 岡崎文次: わが国最初の電子計算機—FUJIC の一生—, bit, Vol.3, No.12, pp.1091-1097, 共立出版 (1971).

F4) 岡崎文次: わが国初めての電子計算機 FUJIC, 情報処理, Vol.15, No.8, pp.624-632(1974).

F5) 岡崎文次: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第 2 部手作りの電子計算機」の中の「第 2 章 FUJIC」, pp.63-79, オーム社 (1985).

• MUSASINO-1(MS)

MS1) 喜安善一, 室賀三郎, 高島堅助: パラメترون電子計算機 M-1 について, 電気通信学会雑誌, Vol.40, No.6, pp.733-734 (1957).

MS2) 高島堅助: パラメترون計算機 MUSASINO-1, 情報処理, Vol.16, No.2, pp.130-136 (1975).

MS3) 高島堅助: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第 2 部手作りの電子計算機」の中の「第 6 章 MUSASINO-1」, pp.124-137, オーム社 (1985).

• ETL-Mark3, ETL-Mark4(ET)

ET1) 高橋茂, 西野博二, 松崎磯一, 近藤薫: トランジスタ計算機 ETL Mark III, 電気通信学会雑誌, Vol.40, No.6, pp.728-730 (1957).

ET2) 西野博二, 相磯秀夫, 高橋茂: トランジスタ計算機 ETL Mark IV の基本設計, 電子計算機研究専門委員会資料, 電気通信学会, pp.1-21 (1957).

ET3) 高橋茂: トランジスタ電子計算機: 電気試験所電子部, pp.1-13 (1957).

ET4) 西野博二, 高橋茂, 松崎磯一, 相磯秀夫, 近藤薫, 米田弘: トランジスタ計算機 "電試マーク IV", 電子計算機研究専門委員会資料, 電気通信学会, pp.1-15(1958).

ET5) 高橋茂: デジタル計算機電試マーク IV, 電気試験所電子部, pp.1-28 (1958).

ET6) 蓼沼良一: 電子計算機教程 I の一部「プログラミング」, 日本電子計算センター, pp1-15 (1958).

ET7) 西野博二, 高橋茂, 松崎磯一, 相磯秀夫, 近藤薫, 米田弘: トランジスタ計算機電試マーク IV, 電気通信学会雑誌, Vol.42, No.11, pp.1038-1045(1959).

ET8) 著者不明: 電子計算機とそのプログラミング, 電気試験所 (1962).

ET9) 著者不明: ETL MARK-4A 使用の手引, 第 4

版, 電気試験所電子計算機研究室, (1962).

ET10) 高橋茂: トランジスタ計算機 (ETL Mark III ~IV), 情報処理, Vol.17, No.2, pp.133-141 (1976).

ET11) 高橋茂: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第2部手作りの電子計算機」の中の「第7章 ETL Mark IV」, オーム社, pp.138-154 (1985).

ET12) Sigeru Takahashi: Early Transistor Computers in Japan, Annals of the History of Computing, Vol.8, No.2, pp.144-154(1986).

• PC-1(P)

P1) 高橋秀俊: 東京大学におけるパラメトロン計算機について, 電気通信学会雑誌, Vol.40, No.6, p.733 (1957).

P2) 後藤英一: パラメトロン計算機 PC-1, 情報処理, Vol.16, No.1, pp.39-43 (1975).

P3) 高橋秀俊編: パラメトロン計算機, 岩波書店 (1968).

P4) 高橋秀俊: 電子計算機の誕生, 中公新書 273, 中央公論社 (1972).

P5) 和田英一: PC-1 のイニシャル・オーダー R0, bit, Vol.4, No.12, pp.1149-1161 (1972).

P6) Hidetosi Takahashi: Some Important Computers in Japanese Design, Annals of the History of Computing, Vol.2, No.4, pp.331-337(1980).

P7) 和田英一編: PC-1 Program Library 2冊, 私家版, (1983年頃).

P8) 後藤英一: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第2部手作りの電子計算機」の中の「第5章パラメトロン計算機 PC-1 と PC-2」, pp.113-123, オーム社 (1985).

P9) 和田英一: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第4部初期のプログラミング」の中の「第2章当時のシステムプログラム」, pp.255-268, オーム社 (1985).

P10) 和田英一: パラメトロン計算機とプログラムハック, PTT 第200回記念講演資料, (1994年9月17日).

P11) 和田英一: パラメトロン計算機 PC-1 回路設計と方式設計, 夏のプログラミング・シンポジウム「コンピューティングの歴史」報告集, 情報処理学会プログラミング・シンポジウム委員会, (1996).

*P12) Eiiti Wada: The Initial Orders of the Parametron Computer PC-1, The Proceedings of

the International Conference on the History of Computing(1999).

• TAC(T)

T1) 雨宮綾夫: TAC 計算機について, 電気通信学会雑誌, Vol.40, No.6, pp.726-728 (1957).

T2) 著者不明: TAC Programming Manual, 東京大学工学部電子計算機室 (1959).

T3) 三山醇, 三島良績: 総合試験所年報 東大自動電子計算機報告, 東京大学工学部附属総合試験所 (1962).

T4) 島内剛一: TAC のイニシャル・オーダー, bit, Vol.4, No.7, pp.581-588 (1972).

T5) 村田健郎: 真空管とブラウン管による計算機 TAC, 情報処理, Vol.18, No.3, pp.281-288(1977).

T6) 永島孝: なつかしき計算機 TAC, bit, Vol.16, No.9, pp.1133-1139 (1984).

T7) 村田健郎: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第2部手作りの電子計算機」の中の「第4章 TAC」 pp.90-112, オーム社 (1985).

• K-1(K)

K1) 北川節, 都築東吾: 全トランジスタ形デジタル電子計算機 K-1 について, 電気通信学会雑誌, Vol.42, No.11, pp.1026-1031(1959).

K2) 著者不明: 電子計算機 K-1 プログラム説明書, 慶應義塾大学工学部中央試験所電子計算機室 (1964).

K3) 著者不明: 電子計算機 K-1 命令説明書, 慶應義塾大学工学部中央試験所電子計算機室 (1964).

K4) 北川節: 直列同期方式計算機に関する研究, 学位請求論文, 慶應義塾大学工学部 (1967).

• 大阪大学真空管計算機 (H)

H1) 城憲三, 牧之内三郎, 安井裕: 大阪大学の電子計算機について, 電気通信学会雑誌, Vol.40, No.6, pp.730-732(1957).

H2) 城憲三, 牧之内三郎, 安井裕: 真空管式デジタル計算機試作の思い出, bit, Vol.4, No.2, pp.113-117(1972).

H3) 牧之内三郎: 情報処理学会歴史特別委員会編「日本のコンピュータの歴史」の中の「第2部手作りの電子計算機」の中の「第3章阪大真空管計算機」 pp.80-89, オーム社 (1985).